

双扩散晶体管的基区渡越时间和注射效率*

杨楚良 唐惟琅

(山东科学技术大学物理系)

提 要

本文简要介绍在对扩散杂质分布作了近似之后(在发射区和基区漂移场加速区中近似为指数型分布,而发射结区和基区漂移场减速区中近似为线性分布),计算了双扩散晶体管的基区输运系数、基区渡越时间和注射效率。在讨论中着重指出,为了减小基区渡越时间以提高频率性能,应该如何全面考虑。

近几年来开始采用以砷代替磷作为硅 NPN 双扩散晶体管的发射区扩散杂质,使晶体管性能有显著提高^[1-4]。作为发射区扩散杂质,砷与磷相比,其中有两方面的优点颇为突出:(1)砷在硅中的扩散系数显示出对杂质浓度有很大的依赖性,其扩散杂质分布在硅表面附近是较平的,而在近发射结区域很陡(见文献[3]中的附图);(2)在砷扩散过程中,不仅不出现如磷扩散过程中经常出现的发射区陷落(emitter dip)效应,反而在集电结处有“基区迟滞”,即“内缩”效应。这些优点,既导致在同样的表面浓度下砷发射区器件的注射效率能较大,基区中的杂质补偿能较小,还使工艺上有可能制作更薄的基区,以减小基区渡越时间提高频率性能。因此,从定性上来说,砷发射区器件的优越性是显而易见的。然而,从理论上分析研究砷发射区器件与磷发射区器件相比较,其性能在定量上究竟可能获得多大程度的改善,对于指导实践仍然具有主要意义,目前这方面的理论工作不多,部分地可能是由于在实际这样做时数学处理上相当麻烦。作者在理论上作了尝试,目标只限于期望其简明结果基本上能反映实际情况,故在对一维双扩散硅 NPN 晶体管模型的分析中引用了如下近似:

- (1) 各区域均作为非简并区处理。
- (2) 发射区中,近似认为砷扩散杂质分布曲线由两段指数型曲线连成,磷的分布则近似为单一指数型分布。这种指数型分布近似 R. M. Scarlett^[5] 曾引用过。
- (3) 发射结区近似为线性结,并作耗尽层近似。
- (4) 基区中的经补偿后的净杂质浓度分布在某 x_m 处有极大值,以 x_m 处为界,靠某电结一侧的区域中近似为指数型分布。众所周知,此区域中因杂质分布引起的漂移电场促使注入基区的少子更快地渡越基区,以下简称此区域为“加速区”;而靠发射结一侧的区域较窄,其中的杂质分布近似为线性,下面将简称此区域为“减速区”。此外,还引用了通常常引用的一般近似。在上述近似下,解输运方程以求各区域的载流子浓度及电流密

* 1972年9月25日收到。

度,对其中出现的一级 Bessel 函数(modified Bessel function)和 Hankel 函数作近似,然后计算了基区输运系数 β^* 、基区渡越时间 $\tau^{[6]}$ 和注射效率 γ ,所得结果为

$$\beta^* \approx \frac{\lambda_n^2 + 1}{e^{-\lambda_n(\frac{W-d}{L_n})} + \lambda_n^2 e^{\frac{1}{\lambda_n}(\frac{W-d}{L_n})}}. \quad (1)$$

$$\tau = \tau_1 + \tau_2, \quad (2)$$

$$\tau_1 \approx \frac{d^2}{4D_n} \left\{ \left[1 + \frac{2L_n}{\lambda_n d} \left(1 - e^{-\lambda_n(\frac{W-d}{L_n})} \right) \right] \ln \left(\frac{d}{l} \right)^2 - \left[1 - \left(\frac{l}{d} \right)^2 \right] \right\}, \quad (2)'$$

$$\tau_2 \approx -\frac{L_n^2}{D_n} \ln \beta^*, \quad (2)''$$

$$\gamma = \frac{1}{1 + \frac{D_p W}{D_n L_p} \left[\frac{1}{2} \left(\frac{d}{l} \right) \right]}. \quad (3)$$

式中 W 是基区宽度, d 是基区中减速区宽, l 是发射结区的半宽度,

$$\lambda_n = \frac{1}{2} [gL_n + \sqrt{(gL_n)^2 + 4}], \quad (4)$$

$$\lambda_p = \frac{1}{2} [hL_p + \sqrt{(hL_p)^2 + 4}]. \quad (5)$$

式中 g 和 h 分别是基区中受主杂质指指数型分布($\sim e^{-gx}$)和发射区中施主杂质指指数型分布($\sim e^{-hx}$)的衰减因子,在砷分布的情况下,式中的 h 取靠近发射结的指指数型曲线的值。式中其它符号的意义同于一般。

(1) 式表明, g 或 λ_n 愈大, β^* 愈近于 1, 相应于基区漂移场愈强, 从发射结注入基区的少子能更快地渡越基区, 体复合引起的损失减少, 但是漂移场对 β^* 的影响仅当基区不太窄时较明显, 当满足条件 $W/L_n \ll 1$ 时, β^* 的值实际上接近于均匀基区时的值。在基区漂移场足够强, 即 $\lambda_n \approx gL_n \gg 1$ 的情况下,(1)式可近似为

$$\beta^* \approx e^{-\frac{W-d}{gL_n}}. \quad (1)'$$

多数实际漂移晶体管属于此类情况。

特别是(2)式和(3)式, 表明了基区漂移场减速区对双扩散晶体管参数的影响。(2)式中的 τ_2 是少子渡越“加速区”的时间, 易见(2)''式同于以前那种在无视“减速区”的存在的情况下得出的基区渡越时间^[7]。(2)式中的 τ_1 是少子渡越“减速区”的时间, 它在过去一直被人们所忽视。作者愿意强调指出, 砷扩散能避免发射区陷落效应的特点使得有可能在工艺上制作更薄的基区, 目前已制成的截止频率达 14GC 的超高频低噪声微波晶体管^[8]的基区宽度已达 $W = 0.07\mu\text{m}$, 对于这样的薄基区器件, τ_1 是绝不应被忽视的。

例如, 取文献[3]中的砷硼扩散杂质分布为例, $h \approx 60\mu\text{m}^{-1}$, $g \approx 18\mu\text{m}^{-1}$, $d \approx 0.05\mu\text{m}$; 设 $D_n \approx 10\text{cm}^2/\text{sec}$ (取相应于基区掺杂浓度在 $10^{17} \sim 10^{18}\text{cm}^{-3}$ 范围内的平均值), L_n 取略小的值 $L_n \approx 50\mu\text{m}$, $W = 0.07\mu\text{m}$, 发射结区的半宽度 l 可由杂质浓度梯度值查知^[9], $l \approx 0.025\mu\text{m}$, 可见比值 $c = d/l \approx 2$ 。于是可根据(2)'和(2)''式算出 $\tau_1 \approx 9.7 \times 10^{-13}\text{sec}$, $\tau_2 = 1.1 \times 10^{-12}\text{sec}$, $\tau \approx 2.1 \times 10^{-12}\text{sec}$ 。与此相应的 β 截止频率^[6]也可大致算出为 $f_\beta \approx 82\text{GC}$, 此计算值与上述实际值 14GC 在数量级上是一致的。

由此可见,欲在现有水平上进一步减小基区渡越时间,若只片面地追求更薄的基区,其效果是会有限度的,应该充分重视减速区的作用,设法减小 τ_1 的数值。因此,发射区扩散杂质的分布对于减小 τ_1 (通过因子 d)来说也是影响颇大,砷扩散比起磷来使 τ_1 有相当程度的减小,此外,用离子束轰击掺杂的方法也值得尝试,这是因为采用多次适当的离子束轰击掺杂法可以形成所期望的杂质分布,例如,T. E. Seidel等曾用此法制作双漂移区离子束轰击毫米波IMPATT二极管^[10]。

关于注射效率,已可从(3)式明显看出,砷发射区器件比磷发射区器件优越,这导致前者的共发射极放大系数会比后者有相当显著的提高^[3],详细讨论从略。

参 考 文 献

- [1] M. B. Vora, J. J. Chang, H. N. Ghosh, A. S. Oberai and T. H. Yeh, *International electron devices metering (abstracts)*, Washington DC, USA, 28—30, (1970) (New York, USA: IEEE 1970), 20.
- [2] ibid., 22.
- [3] H. N. Ghosh, A. S. Oberai, J. J. Chang and M. B. Vora, *IBM J. Res. Develop.*, 15 (1971), 457.
- [4] T. L. Chiu and H. N. Ghosh, *IBM J. Res. Develop.*, 15 (1971), 472.
- [5] R. M. Scarlett, *IEE Trans.*, ED-6 (1959), 405.
- [6] J. L. Moll and I. M. Ross, *PIRE*, 44 (1956) 72.
- [7] 例见 Alvin B. Phillips, *Transistor Engineering and Introduction to Integrated Semiconductor circuit*, (New York) McGraw-Hill, (1963), Chap. 14.
- [8] ———, *JEE*, 61 (1971), 47.
- [9] J. R. Hauser, *Fundamentals of Silicon Integrated Device Technology*, Vol. II, Edited by R. M. Burger and D. P. Donovan, Prentice-Hall, Inc., Englewood Cliffs, (New Jersey), (1968), 84.
- [10] T. E. Seidel, R. E. Davis and D. E. Iglesias, *Proc. IEEE*, 59 (1971), 1223.