

面向产业需求的 21 世纪微电子技术的发展(上)^{*}

王阳元 黄 如[†] 刘晓彦 张 兴

(北京大学微电子学研究院 北京 100871)

摘要 微电子产业是国民经济与国防建设的战略性基础产业。对此，我国经历了发展时期的奋斗，现正处于微电子产业迅速崛起的前夕，预计经过 10—15 年左右时间的努力，将把我国建设成为微电子产业和科学技术的强国。文章着重介绍了 21 世纪微电子产业的发展需求，面向这个需求，讨论了 21 世纪微电子科学技术的主要发展方向。认为：一方面，特征尺寸将继续等比例缩小（ scaling down），包括新结构、新工艺、新材料的器件设计与制备技术以及光刻技术、互连技术将迅速发展；基于特征尺寸继续等比例缩小，系统芯片（ SOC ）将取代目前的集成电路（ IC ）最终成为主流产品；另一方面，纳电子学也将得到突破性进展，量子器件、分子电子器件等的相关研究日益活跃，期望最终达到可集成的目标。此外，微电子技术与其他领域相结合诞生出的新的技术增长点和新的学科——微机电系统（ MEMS ）技术等也将继续快速发展。文章阐述了相关发展方向存在的挑战和可能的解决方案，对可能进一步开展的具有重要学术意义和应用价值的研究工作进行了探讨。

关键词 微电子技术，等比例缩小，系统芯片，纳电子学，微机电系统

Development of microelectronics technology to meet industry needs in the 21st century

WANG Yang-Yuan HUANG Ru[†] LIU Xiao-Yan ZHANG Xing

(Institute of Microelectronics , Peking University , Beijing 100871 , China)

Abstract The microelectronics industry is of strategic importance to both the domestic economy and national defense. After a long period of endeavor, the microelectronics industry in China is about to witness rapid growth. With continuing efforts in the coming 10 to 15 years, she should become a power in the microelectronics industry. In this paper the demands of the 21st century on the microelectronics industry are reviewed. It is expected that the size of integrated circuit will continue to be scaled down. Device design and fabrication, including new structures, technique, and materials, will progress rapidly, as well as photolithography and interconnect technology. Based on the scaling down trend, the system-on-a-chip will ultimately replace current integrated circuits and become the mainstream products. On the other hand, nano-electronics will see new breakthroughs. Research into quantum devices and molecular electronic devices will be paid increasing attention with the aim to realize integration ultimately. In addition, MEMS technology, a new field born our of the combination of microelectronics and other research domains, will advance quickly. The challenges involved future research of high academic significance and application value will be discussed.

Key words microelectronics, scaling down, system-on-a-chip(SOC), nano-electronics, MEMS

1 产业发展的需求

1.1 集成电路产业对国民经济的战略作用

首先表现在当代食物链关系上，现代经济发展的数据表明，国内生产总值（GDP）每增长 100 元，需

* 2003-06-09 收到初稿 2004-01-17 修回

† 通讯联系人。E-mail huangr@ime.pku.edu.cn

要 10 元左右电子工业产值和 1—2 元集成电路产值的支持^[1],而且随着经济发展,这个数字在变化。据美国半导体协会(SIA)预测,到 2012 年,集成电路全行业销售额将达到 5000—6000 亿美元(修正值),它将支持 6 万亿到 8 万亿美元的电子装备和 30 万亿美元的电子信息服务业,后者相当于 1997 年全世界 GDP 的总和。2012 年,世界 GDP 总值将达到 50 万亿美元。

其次,国际货币基金会(IMF)对世界经济发展统计预测以及我们对我国 GDP、电子工业和集成电路(IC)增长率的数据统计表明,发达国家在发展过程中都有一条规律,即集成电路产值的增长率(RIC)高于电子工业产值的增长率(REI),而电子工业产值的增长率又高于 GDP 的增长率(RGDP)。一般而言, $RIC \approx 1.5—2(1.7)REI$, $REI \approx 3RGDP$ ^[2]。

再次 21 世纪的未来经济是信息经济,目前发达国家信息产业产值已占国民经济总产值的 40%—60%,国民经济总产值增长部分的 65% 与集成电路有关。因此,抓住了集成电路产业发展,就能促进国民经济的高速发展。

正如最近美国工程技术界评出 20 世纪世界最伟大的 20 项工程技术成就中第五项电子技术谈到,“从真空管到半导体,集成电路已成为当代各行各业智能工作的基石。”集成电路是最能体现知识经济特征的典型产品之一。这是由其本质所决定的。社会信息化的程度取决于对信息的掌握、处理能力和应用程度,而集成电路正是集信息处理、存储、传输于一个小小的芯片中。当前微电子技术发展已进入集成系统芯片(system on chip , SOC)的时代,可将整个系统或子系统集成在一个硅芯片上。经过进一步发展,可以将各种物理的、化学的和生物的敏感器(执行信息获取功能)和执行器与信息处理系统集成在一起,从而完成从信息获取、处理、存储、传输到执行的系统功能,这是一个更广义上的集成系统芯片。可以认为这是微电子技术又一次革命性变革。集成电路和集成系统芯片(SOC)不仅具有“电路”和“系统”功能,并且可以低成本、高效率地大批量生产,可靠性好,耗能少,从而可以广泛地、方便地应用于国民经济、国防建设乃至家庭生活的各个方面。在日本,每个家庭平均约有 100 个芯片。因而势必大大地提高人们处理信息和应用信息的能力,大大地提高社会信息化的程度。它已如同细胞组成人体一样,成为现代工农业、国防装备和家庭耐用消费品的细

胞。

1.2 我国集成电路产业和微电子科学技术发展的重要历史机遇和关键历史时期

今后 10—15 年,是我国集成电路产业和微电子科学技术发展的关键历史时期,既面临严峻的挑战,又有重要的历史机遇。

世界正在进入信息化、网络化和数字化的时代,其基础与核心就是微电子和软件。市场提出了新的需求,新的市场需求提出了新的创新需求。

随着深化改革和扩大开放,我国政治稳定,经济高速发展,今后 10—15 年内,我国将是世界制造业中心之一。移动电话和固定电话用户和产量世界第一,相关通信市场增长率也是世界第一;彩电等家用电器产量世界第一;个人计算机(PC)市场增长率世界第一,其市场规模也居世界前列。整机系统的巨大需求使我国成为世界最大的集成电路芯片市场之一。

据中国信息产业发展中心微电子研究部统计,1997—2001 年,集成电路市场综合年增长率为 45.5%。如果今后 10 年内我国 GDP 的平均增长速率保持在 7% 左右,则集成电路消耗量的增长速率应为 30% 以上。根据这些数据,预测 2010 年我国集成电路市场需求将达到 9824 亿元,约占当时世界集成电路销售总额的 28%。

总体来讲,目前我国集成电路产业比较弱小,市场开拓能力差。2000 年,我国自行生产的集成电路年销售额只占国际市场份额的 1%,在国际市场上竞争能力很差,只能满足国内市场的需求的 20%,而且国民经济和国防建设急需的电路我们还不能设计制造,这就制约了我国国民经济和国防建设的发展,使国家安全得不到应有的保障。

自主产权是形成中国集成电路产业核心竞争力的关键。我们在科学的研究上投入不足,开发能力差,特别是关键产品设计和大生产技术研究开发能力差,还缺乏自主的知识产权,不足以支持产业的良性发展。

未来十年,是我国微电子发展的关键时期。充分利用我国经济高速发展和巨大市场的优势,精心规划,重点扶持,力争通过 10 年或略长一些时间的努力,掌握集成电路设计、生产的关键技术,提高国内外市场占有率和国内市场的自给率,满足国防工业和国家安全对集成电路的需求,形成能够良性循环的科研、生产体系,赶上发达国家的水平,在 2010 年实现下列四个目标:

(1)使微电子产业成为国民经济发展新的重要增长点和实现技术跨越的关键,形成2950亿元的产值,占GDP的1.6%,占当时世界市场的8%—9%.国内市场的自给率达到30%,并且能够拉动2万多元电子工业产值和近20万亿元的GDP.能形成500—600亿元的纯利收入.

(2)国防和国家安全急需的关键集成电路芯片能自行设计和制造.

(3)建立起能够良性循环的集成电路产业发展、科学的研究和人才培养体系.

(4)微电子科学的研究和产业的标志性水平达到当时的国际先进水平.

“十五”目标:用五年的时间以多元投资模式建设10条左右8英寸(1英寸≈2.54cm)以上的生产线,其中必须有我们占主导权的生产线,并组织和引进优秀人才,利用先进的生产线研发新一代核心大生产工艺技术,积累自己的知识产权.集成电路芯片生产工艺技术接近或达到国际水平.同时有计划有步骤地开展高档芯片的开发,使国内急需的一些重要的高档产品能够部分自给,基本满足国防和国民经济的重大需求,到2005年时,使我国集成电路产量由2000年占世界总产量的1%提高到2.6%以上.

在技术水平上,要在引进消化吸收的基础上进行创新,到2010年,我国集成电路产业的总体水平基本与国际先进水平同步,即 $0.07\mu m$ 的技术应进入大生产阶段.表1为经过多次讨论后提出的我国集成电路产业发展路线图的建议.在此基础上,再经过5年左右的努力,把我国建设成为微电子强国.

表1 我国集成电路产业的路线图

| 年份 | 1999 | 2001 | 2003 | 2005 | 2008 | 2011 |
|-------------|------|---------------|---------------|----------------|----------------------|-----------------|
| 世界/ μm | 0.18 | 0.15 | 0.13 | 0.1 (0.09) | 0.07 (0.065) | 0.05 (0.045) |
| 中国/ μm | 0.25 | 0.25 /0.18 | 0.15 /0.13 | 0.10 (0.09) | — 0.07 (0.065) | 0.05 (0.045) |

2 特征尺寸继续按比例缩小: 亚100nm关键技术

为了不断提高集成电路的性能价格比,特征尺寸按比例缩小是一个有效途径.1999年,国际半导

体技术路线图(ITRS)预测,到2005年,特征尺寸达到100nm,而2001年的路线图(如表2所示)预测这一趋势将提前到2003年,因此在集成电路快速发展的今天,特征尺寸按比例缩小的发展趋势不是变缓了,而是加速了^[4].在特征尺寸不断按比例缩小的过程中存在着许多挑战^[5,6],这些挑战主要来自于技术的发展.总的来看,有三个技术层次上的挑战,即器件设计与制备技术、光刻技术、互连技术,主要针对亚100nm关键技术.

表2 2001年ITRS预测

| 年份 | 2001 | 2002 | 2003 | 2004 | 2005 | 2006 | 2007 | 2010 | 2013 | 2016 |
|----------------|------|------|------|------|------|------|------|------|------|------|
| DRAM半间距/nm | 130 | 115 | 100 | 90 | 80 | 70 | 65 | 45 | 32 | 22 |
| MPU/ASIC半间距/nm | 150 | 130 | 107 | 90 | 80 | 70 | 65 | 45 | 32 | 22 |
| MPU制备栅长/nm | 90 | 75 | 65 | 53 | 45 | 40 | 35 | 25 | 18 | 13 |
| MPU物理栅长/nm | 65 | 53 | 45 | 37 | 32 | 28 | 25 | 18 | 13 | 9 |

2.1 器件设计与制备技术

随着器件特征尺寸进入亚100nm领域,短沟效应、强场效应、隧穿效应、速度过冲效应、载流子微观统计引起的涨落问题等对器件泄漏电流、亚阈斜率、开态电流、可靠性等性能的影响愈来愈突出,尤其是器件关断的问题随着尺寸的缩小日益严重^[7].针对这些问题,解决的主要途径可以从新结构、新工艺、新材料三个方面展开.

2.1.1 新结构器件及器件模拟

通过采用新的器件结构,可以放宽器件尺寸缩小后对工艺技术的要求,扩大器件参数的选取范围,如在沟道工程、栅介质厚度等方面均可以有较大的设计容区,而且易于实现多方面性能对器件参数要求的矛盾折中,获得更好的器件性能.此外,良好的器件结构还有望在获得良好性能的同时降低工艺复杂度.可以在保证器件性能的同时,放宽对制备工艺技术的要求,从而有可能将集成电路(IC)技术的发展继续推进一到两代.因此,ITRS在2001年第一次增加了新结构器件方面的内容,根据路线图预测,未来有希望进入生产的几种新器件依次为UTB SOI(Ultra-Thin-Body Silicon on Insulator,超薄体SOI)器件、应变沟道器件、垂直双栅器件、FIN场效应晶体管、平面双栅器件.下面主要介绍我们研究的新型垂

直双栅器件、新型平面双栅器件、新型 SON(Silicon on Nothing)器件等新结构器件以及器件模拟方面的工作。

与单栅器件相比,双栅器件由于增加了一个栅的控制能力,可以改善器件特征尺寸缩小后带来的很多问题。双栅器件可以获得高电流驱动能力,短沟效应可以控制得很好,器件关态电流较小,亚阈斜率陡直。从双栅的相对位置看,有平面双栅^[8,9]、垂直双栅^[10,11]、FIN 场效应晶体管^[12]三类双栅器件。2001 年,JTRS 将三类双栅器件均列入了以下几个技术代采用的器件结构。垂直沟道的双栅器件在保持其他性能不受影响的基础上,可以实现自对准双栅控制,如果采用我们的硅台技术,工艺比较简单,可以完全与常规工艺兼容。另一方面,垂直器件技术提供了一种新的实现纳米量级 MOS 器件的制作方法,它无须借助于复杂的光刻技术来定义沟道长度,突破了光刻精度的限制。这是垂直器件与 FIN 场效应晶体管、平面双栅相比所特有的一个特点,而且也利于三维集成。由于独特的结构,垂直沟道双栅器件可以有效地提高栅控能力,可望解决开态与关态的矛盾,良好地实现自对准双栅及短沟效应控制。

图 1 给出了器件结构示意图,与平面器件相比,器件旋转了 90 度,该结构有以下特点:在垂直沟道双栅器件中引入轻掺杂漏结构(LDD),进一步提高器件性能;在垂直沟道双栅器件中引入 Halo 结构,使得在短沟器件中实现沟道方向上非均匀掺杂成为可能,有利于在抑制穿通、降低泄漏电流的同时提高驱动电流,而且使其他非对称器件的制备成为可能;该结构还有利于降低自加热效应和浮体效应。

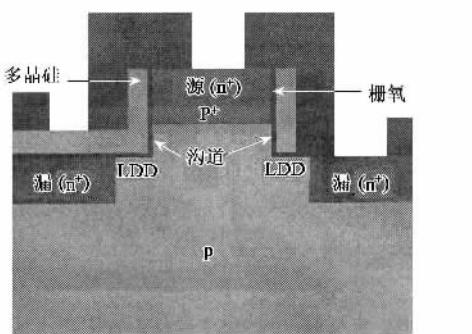


图 1 垂直沟道金属 – 氧化物 – 半导体晶体管(MOS)器件结构示意图

器件制备工艺与常规工艺基本兼容,注意硅台刻蚀与寄生电容减小问题,硅台宽度将直接影响器件的短沟效应,沟道长度通过离子注入与退火条件

来控制,不受光刻技术的限制。图 2 给出了制备得到的扫描电子显微镜(SEM)照片。

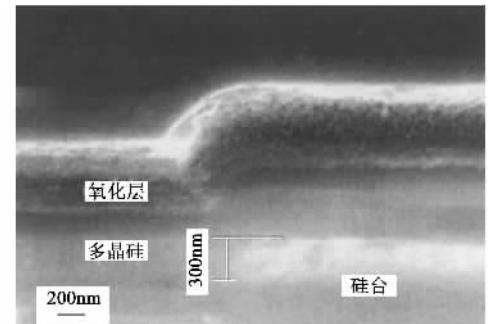


图 2 制备得到的垂直器件的 SEM 照片

平面双栅器件应该说是较优的一种器件集成方案,但由于自对准双栅难以获得,工艺比较复杂,虽然已提出一些方法,如选择外延生长、侧向外延生长、键合加外延等,但都非常复杂,成本也很高,而得到的器件的寄生电阻比预期高很多,一直未能得到较大的突破。我们利用金属诱导侧向结晶技术(MILC)和高温退火技术^[13],提出了一种新的简单的自对准双栅 MOS 晶体管制备技术,为平面双栅器件的实现提供了新的思路^[14]。由该工艺制备过程制成的器件除了顶栅和底栅精确自对准外,还自然地具有理想双栅器件所具有的特征,即厚的源漏区和薄的沟道区,厚源漏区的掺杂也与栅电极自对准。另外,该制备工艺的一个重要特征是源漏区掺杂以及激活各步均在栅形成之前,即“栅最后形成”,使该工艺与金属栅及高 K 栅介质等未来互补金属 – 氧化物 – 半导体晶体管(CMOS)技术兼容。图 3 为制备的平面双栅器件结构示意图。

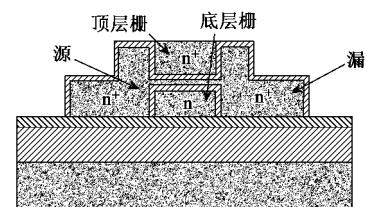
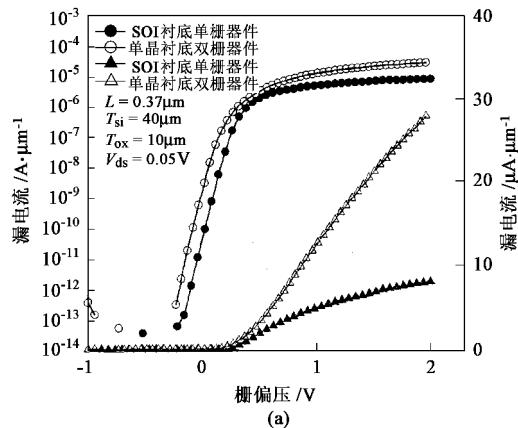
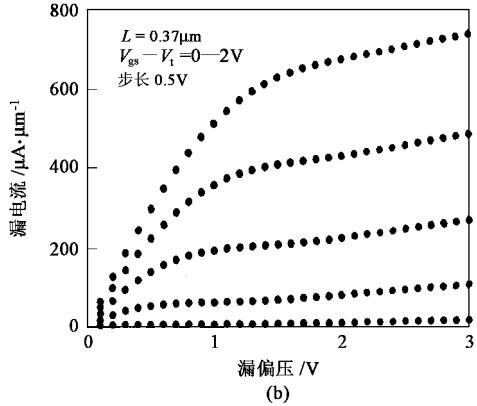


图 3 平面双栅器件结构示意图

图 4 为测试得到的自对准双栅 MOS 晶体管的电流 – 电压特性曲线。所测得的有效电子迁移率、亚阈值斜率以及阈值电压分别为 $316 \text{ cm}^2/\text{V} \cdot \text{s}$, 69.3 mV/dec 和 0.17 V 。为比较起见,在相同工艺过程中,制备了常规单栅 SOIMOS 晶体管,由此可以看出,双栅器件具有较理想的亚阈值区特性。当 V_{gs} 较大时,双栅器件的电流是单栅 SOI 器件的 2 倍以上。



(a)



(b)

图4 自对准平面双栅MOS晶体管的电流 – 电压特性的实验曲线

UTB SOI 器件被列入下几个技术代的优选器件结构之一,但其存在固有的埋氧二维电场效应,直接影响到短沟效应的抑制作用。通过我们的研究发现,采用 UTB SON(Ultra-Thin-Body Silicon on Nothing, 超薄体 SON)技术可以解决这些问题,同时获得更好的性能。与 SOI 器件相比,SON MOS 器件由于埋介质层介电常数的减小,大大减小了埋氧二维电场效应的影响,短沟效应和 DIBL 效应可以大大降低,可以获得较为陡直的亚阈斜率,而且可以通过控制硅膜厚度和背面介质层厚度得到很好的短沟特性,被认为是一种很有潜力的新结构器件。

图5 比较了模拟得到的硅膜厚度为 5nm 和 10nm 情况下 L_{limit} 随着埋介质层的介电常数的变化情况。定义 $\Delta V_{\text{th}} / \Delta V_D = 0.1$ 所对应的沟道长度为 L_{limit} ,可以看出,介电常数以及硅膜厚度的减小都会引起 L_{limit} 的变小,因此 SON 器件可以大大提高器件的按比例缩小能力。图6 对比了 SON 与 SOI 器件的输出电流。两种器件的阈值电压调整到使得器件在漏电压为 $V_{ds} = 0.5\text{V}$ 时 $J_{\text{off}} = 10\text{nA}/\mu\text{m}$ 。两种器件的沟道长度均为 $L = 0.05\mu\text{m}$, 硅膜厚度为 10nm。从图

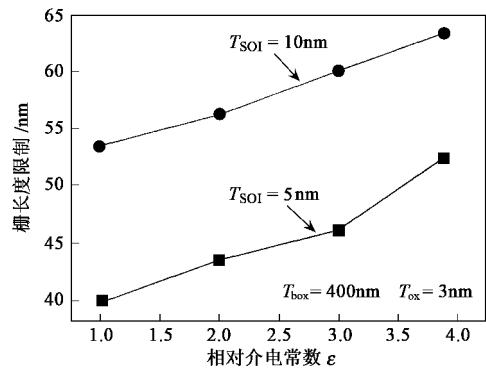


图5 模拟得到的栅长度的限制随硅膜厚度及介电常数的变化关系

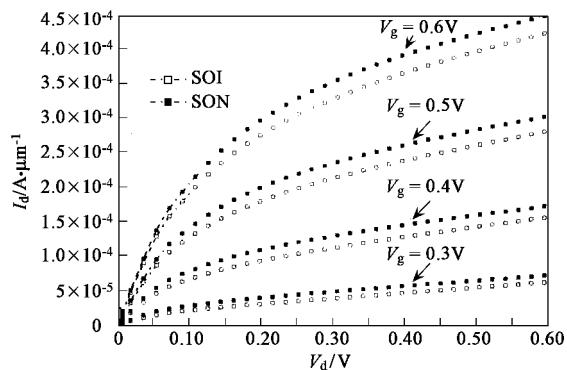


图6 模拟得到的 SON 与 SOI 输出电流的对比

中可以看出,SON 器件有更大的输出电流。

此外,在 SOI, SON 器件的基础上,为了进一步优化器件性能,我们提出了新的准 SOI、准 SON 器件结构,引入了介质隔离的思想,即源漏为介质所包围,该结构可以消除 SOI 器件的自热效应,同时用介质隔离实现短沟效应的抑制。该结构在器件设计方面很灵活,在开关比、短沟效应抑制等方面可获得优良的性能。我们对准 SON、准 SOI、全 SON、全 SOI 这四种结构进行了性能分析,如图 7 所示。可以看出,在相同的结构参数下,准 SON 与准 SOI 结构开关比性能要优于全 SON 与全 SOI 结构,而在 DIBL 效应抑制方面,准 SON 结构同样是最优的,因此准 SON、准 SOI 结构比全 SON、全 SOI 结构要好,其中准 SON 结构为最优。

在新结构器件设计与研究中,计算机辅助设计技术(即器件模拟)起着十分重要的作用。图 8 给出了器件模拟所采用的物理模型的层次图^[15]。从图 8 我们可以看出,从格林函数方法到玻尔兹曼方程,再到电路模拟时使用的模型,对于不同层次的器件需要,都已经发展出了相应的模拟方法和模型。用于电路模拟的模型简单、省时但不很精确,在准经典模拟

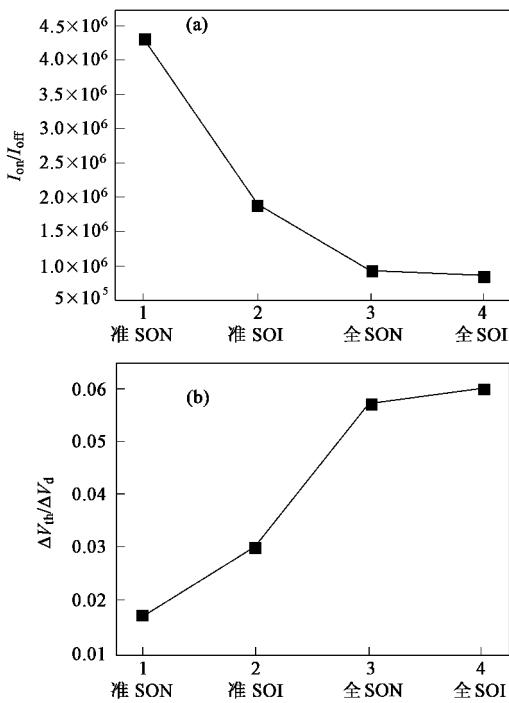


图 7 模拟得到的准 SON、准 SOI、全 SON、全 SOI 器件的性能比较，依次为 I_{on}/I_{off} 和 $\Delta V_{th}/\Delta V_d$ 图

中，较常使用漂移-扩散模型(DD 模型)、流体动力学模型(HD 模型)和基于玻尔兹曼方程的蒙特卡罗方法，这三种方法的基础都是玻尔兹曼方程，是目前使用最为普遍的器件模拟方法(特别是在硅基半导体器件模拟当中)^[16]，而当涉及到量子效应以后，则需要使用量子效应修正，甚至格林函数方法，这些方法的实用化也是目前器件模拟研究中的前沿课题。从精度和速度两方面综合考虑，目前工业界的普遍选择使用 DD 模型和 HD 模型，而蒙特卡罗模拟方法更多应用于研究器件输运参数，包括提供 DD 和 HD 模拟所需参数。当器件特征尺寸进入亚 $0.1\mu\text{m}$ 阶段，强电场效应的影响已经无法忽略。此时，器件中载流子的输运过程已不能用稳态输运来描述，而必须使用非稳态载流子输运模型。

流体动力学(hydrodramatic, HD)是近年来发展起来的一种模拟亚微米半导体器件的模型，它是在准经典的玻尔兹曼方程的基础上通过对分布函数作一定的假设而发展起来的。这种方法计算效率高、能够较准确地模拟强场下的非稳态输运过程，是工程上模拟和设计小尺寸半导体器件的有力工具。但是这种方法也存在着模拟所需的参数难以确定、收敛性差等的问题。

蒙特卡罗(MC)方法是采用概率解决物理问题的数值统计方法，直接求解玻尔兹曼方程，对分布函

| 近似 | 方法、模型 | 特点 | 局限 |
|----|-------------------|--------------------------------------|--------------------|
| | 等效电路 | 多器件电路模拟 | 适用范围窄 |
| | 缓变沟道模型 | 解析的 $I-V$ 特性 | 无法描述短沟效应， $\mu(E)$ |
| | 漂移-扩散模型 | 适于 $0.5\mu\text{m}$ 以上器件，包括 $\mu(E)$ | 无法处理热载流子效应 |
| | 流体动力学模型 | 热载流子和速度过冲 | 高估强场下载流子速度 |
| | 玻尔兹曼方程 蒙特卡罗法 | 经典理论下最准确的 | 费时 |
| | 密度函数法 | | 不够准确 |
| | 量子流体动力学法 | 保留了经典流体力学特点 + 量子势修正 | Wigner 函数的近似 |
| | Wigner 函数 密度矩阵 | 准确的单粒子描述 | 难以适用于多维模拟 |
| 量子 | 格林函数 路径积分 | 至今最为准确的方法 | 至今最为困难的方法 |
| 准确 | | | |
| | | | 困难 |

图 8 各种器件模拟方法对比

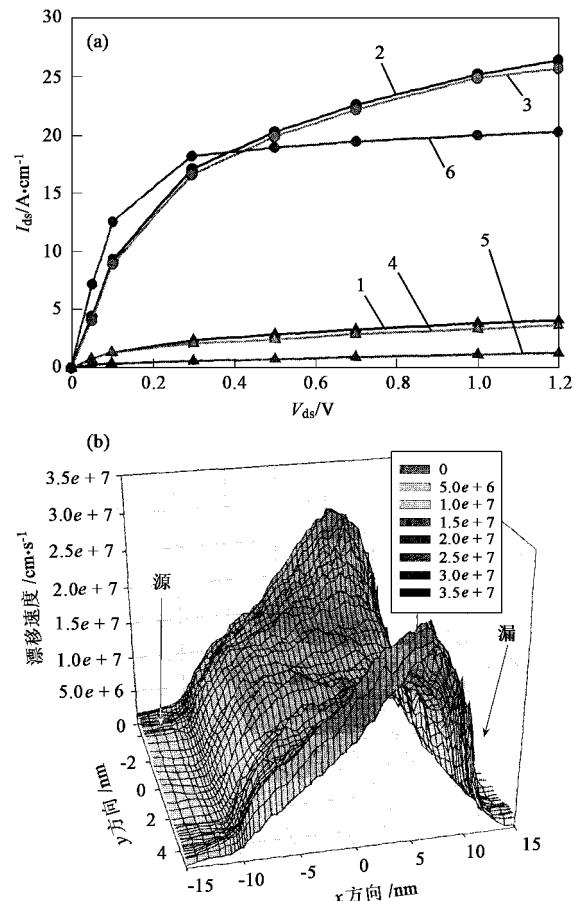


图 9 沟长 20nm Fin 场效应晶体管的蒙特卡罗模拟结果
1—应用量子玻尔兹曼方程, $V_{gs} = 0.5\text{V}$ 2—应用量子玻尔兹曼方程, $V_{gs} = 1.0\text{V}$ 3—应用经典方法, $V_{gs} = 1.0\text{V}$ 4—应用经典方法, $V_{gs} = 0.5\text{V}$ 5—应用 PISCES 软件模拟, $V_{gs} = 0.5\text{V}$ 6—应用 PISCES 软件模拟, $V_{gs} = 1.0\text{V}$

数不作任何假设，是模拟存在非本地效应的小尺寸器件特性的有效方法。MC 方法在解决输运问题上的可靠性及其在概念上的简单和直观使得该方法在

小尺寸器件的模拟中日益获得广泛的应用,已成为研究小尺寸器件的标准方法。惟一限制蒙特卡罗方法应用的是它的速度慢,但计算机技术的飞速发展使得速度的限制已不是最重要的,因此当器件特征尺寸进入亚微米阶段以后,蒙特卡罗器件模拟方法逐渐得到了广泛应用。全能带蒙特卡罗器件模拟方法在研究速度过冲(velocity overshoot)对器件特性的影响、沟道电子向栅氧化层的注入、SOI 器件的浮体效应、器件的输运参数等都显现出其优点。蒙特卡罗方法的这些优点,正好满足了亚 $0.1\mu\text{m}$ 器件模拟的需要。图 9 给出了沟长为 20nm Fin 场效应晶体管的蒙特卡罗模拟结果。

亚 $0.1\mu\text{m}$ 器件中高能量载流子的行为对器件的特性有着重要影响,即器件的特性与器件中载流子在 K 空间的分布直接相关。而且由于高能量载流子的行为与半导体材料的能带结构相关,能带结构的模型及数据对模拟结果的可靠性和准确性有重要影响。另一方面半导体器件特征尺度进入亚 $0.1\mu\text{m}$ 阶段以后,器件尺度已进入介观体系范畴,各种量子效应对器件特性的影响不可忽视^[17]。根据统计物理的基本理论,电子的热学波长等于 $\pi\eta\sqrt{2/mk_B T}$,在室温下这个值约为 8nm ,如果器件的沟道长度可以与这个值相比拟时,则在进行器件模拟的时候必须考虑量子效应,以保证模拟结果的可靠性和准确性。由此亚 $0.1\mu\text{m}$ 器件对器件模拟方法及软件提出了新的要求。

参 考 文 献

- [1] 王阳元. 中国集成电路, 2003(1):94; (2):100; (3):123; (4):84; (5):90; (6):89[Wang Y Y. China Integrated Circuit, 2003(1):94; (2):100; (3):123; (4):84; (5):90;

(6):89(in Chinese)] 该文原是王阳元于 2001 年 2 月为国务院科技领导小组《科技讲座》撰写的讲稿,题目为《集成电路产业与微电子科学技术》,后为《中国集成电路》期刊连载)

- [2] 王阳元主编. 集成电路工业全书. 北京:电子工业出版社, 1993[Wang Y Y ed. Handbook of Integrated Circuits Industry. Beijing: Publishing House of Electronics Industry, 1993(in Chinese)]
- [3] Chang C Y, Sze S M. ULSI Devices. John Wiley & Sons Inc., 2000
- [4] ITRS' 2001 <http://public.itrs.net/Files/2001ITRS/Home.htm>
- [5] Frank J, Dennard R H, Nowak E et al. Proceeding of the IEEE, 2001, 89: 259
- [6] Wong H S P. IBM J. Res. & Dev., 2002, 46(2/3):133
- [7] Adan A O, Kenichi Higashi et al. IEEE Trans. Electron Devices, 2001, 48: 2050
- [8] Leland Chang, Stephen Tang et al. IEDM Tech. Dig., 2000, 719-722
- [9] Wong H - S, Chan K, Taur Y. IEDM Tech. Dig., 1997, 427-430
- [10] Mori K, AnhKim Duong, Richardson W F. IEEE Tran. on Electron Devices, 2002, 49: 61
- [11] Hergenrother J M et al. IEDM Tech. Dig., 1999, 75
- [12] Choi Y K, Chang L, Ranade P et al. IEDM Tech. Dig., 2002, 259
- [13] Jin Z, Moulding K, Kwok H S et al. IEEE Transactions on Electron Devices, 1999, 46: 78
- [14] Zhang S D, Han R Q, Zhang Z K et al. IEEE Electron Device Letters, 2002, 23: 618
- [15] <http://www.eas.asu.edu/~eee598/lecture1.ppt>
- [16] MEDICI User's Manual, Avanti Corp. 2000.2 Version
- [17] Andreas Wettstein. Quantum Effects in MOS Devices, Institut für Integrierte Systeme, Swiss Federal Institute of Technology, 2000

(未完待续)

· 物理新闻和动态 ·

基于单原子受激发射的激光器

传统激光器的工作介质包括不计其数的原子。如果介质的原子数减少到 1, 激光器还能不能工作呢? 最近, 美国加州理工研究院的 McKeever 等发展了一台基于单原子的激光器。他们的实验表明, 这台激光器不仅能够输出定向的光子束, 而且工作状态比多原子激光器更稳定。研究人员首先将 Cs 原子捕获在多普勒冷却磁光阱中, 然后单一冷原子被转入到一个极小的谐振腔中, 并用光驻波保持它在腔轴线上。腔体足够小, 这就保证了: 只要有一个光子在腔内振荡, Cs 原子受激发射的几率便可超过自发发射。结果, 这个单一 Cs 原子在被抽运的过程中, 通过一系列重复的受激发射, 实现了光放大。当一个光子被发射, 在第二个光子被发射之前, 有一个延迟期间, 因此输出的光子束由分立的光子组成。此外, 在一个特定的时间间隔内, 发射的光子数很稳定(大约每秒 100 000 光子), 并且可以由理论计算预言。有专家展望, 这种单原子激光器将来有可能被纳入量子信息处理的线路。

(戴闻 编译自美国物理研究所网站评出的 2003 年度重要物理新闻和 Nature 2003, 425: 268)